

一种多模式准谐振反激式变换控制器的设计

王浩宇, 周寅, 陈海, 吴晓波

(浙江大学 超大规模集成电路设计研究所, 杭州 310027)

摘要: 针对全负载条件下电源的转换效率问题, 提出了一种反激式准谐振控制器的设计。系统采用 Quasi-Resonant/FFM/BURST 多模式控制策略, 在重载时采用准谐振软开关, 既能提高转换效率, 又能抑制 EMI 干扰; 在中载时采用频率回扫(FFM)模式; 在轻载和空载的情况下采取 BURST 模式。控制器通过前馈控制消除输入电压对输出电压的调制效应, 提高系统的动态响应; 同时, 采用反馈控制实现对输出电压的精确控制。在 1.5 μm BCD(bipolar-CMOS-DMOS)工艺下完成了系统设计和仿真验证, 仿真结果表明控制器实现了预期的性能要求。

关键词: 多模式; 准谐振; 脉冲模式; 频率回扫模式

中图分类号: TN433

Design of Multi-Mode Quasi-Resonant Fly-back SMPS

WANG Hao-yu, ZHOU Yin, CHEN Hai WU Xiao-bo

(Institute of VLSI Design, Zhejiang University, Hangzhou 310027, China)

Abstract: Aiming at the improvement of conversion efficiency over entire load range, a novel DC-DC fly-back multi-mode converter controller is proposed. The multi mode control strategies, Quasi-Resonant, FFM and BURST, are used in the system. In heavy load condition, Quasi-Resonant mode is adopted, leading to the improvement of power efficiency and the reduction of EMI; in moderate load condition, frequency fold back mode is adopted; while in light load and non-load conditions, BURST mode is adopted. Feed-forward is used to reduce the input to output modulation and improve the dynamic response. Feedback is adopted to raise the accuracy of output voltage. The controller is implemented in 1.5 μm BCD (bipolar-CMOS-DMOS) process. The simulation results demonstrate that all the expected functions have been realized perfectly.

Key Words: Multi-Mode; Quasi-Resonant; BURST; frequency fold-back

0 前言

开关电源凭借其体积小、重量轻、效率高、性能稳定等优势, 迅速取代了线性电源, 在电子设备中得到了广泛的应用^[1]。

近年来, 为了实现更高的效率和更小的体积, 开关电源的工作频率有了很大的提高。然而, 随着工作频率的不断上升, 开关频率所产生的开关损耗成为制约开关电源转换效率的一个重要瓶颈。特别地, 随着负载的不断降低, 系统的工作效率会出现显著的下降^[2], 这与节能降耗的性能要求不相匹配。

为了保持电源效率, 新一代的开关电源对开关损耗提出了更高要求, 多模式控制策略逐渐成为开关电源控制器发展的一个趋势^{[3][4]}。轻载条件下, 通过降低工作频率来实现降低开关损耗的目的, 从而保持开关电源的高效率。

本文基于多模式控制策略, 对反激式 DC-DC 变

换器的工作原理进行了研究, 设计了一种多模式准谐振反激式开关电源控制器。控制器采用多模式调制技术, 在 100%~30%负载条件下采用准谐振控制方式, 在 30%~10%负载条件下采用频率回扫模式, 在小于 10%负载和空载条件下工作在 BURST 模式, 实现转换效率的最大化。并且结合反馈控制和前馈控制的优点, 使得输出电压的稳定性和精确性有了很大的提升。

1 系统设计与实现

1.1 系统原理和芯片结构

多模式准谐振反激式开关电源控制芯片的系统构成如图 1 所示。

基金项目: 国家自然科学基金资助项目(90707002.)

作者简介: 王浩宇, 男, 河南许昌人, 主要从事电源管理芯片等混合信号集成电路设计方面的研究, E-mail: haoyu.wang.zju@gmail.com

通信联系人: 吴晓波, 男, 教授, 博士生导师, E-mail: wuxb@vlsi.zju.edu.cn

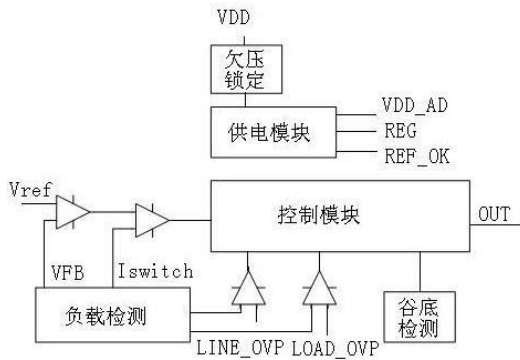


图1 控制芯片系统构成

从图1可以看出，控制芯片主要由以下四个部分组成。

- (1) 电流模式控制环路：主要由误差放大器、负载检测模块、电流比较器和控制模块组成；
- (2) 保护模块：主要线过压比较器、负载过压比较器和欠压锁定功能模块组成；
- (3) 芯片供电：包括欠压锁定模块（UVLO），用于给模拟模块供电的REG模块，用于给数字模块供电的VDD_AD模块，以及判定REF电压是否完好的REF_OK模块。
- (4) 谷底检测模块：包括电压/电流转换模块、采样模块、迟滞比较器模块。

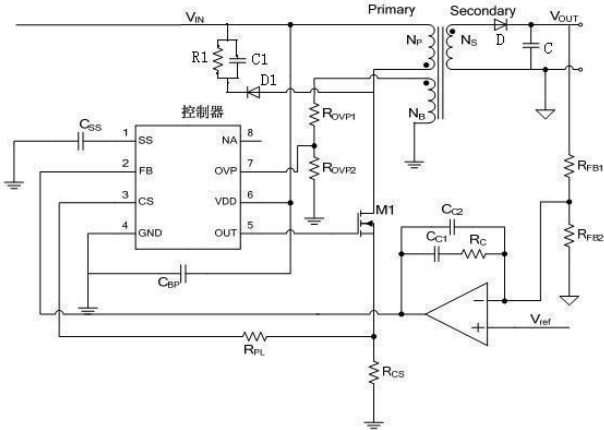


图2 系统原理图

1.2 单端反激式变换器的工作原理

系统原理图如图2所示。其变压器起隔离和传递储存能量的作用，即在开关管M1开通时 N_p 储存能量，关断时 N_p 向 N_s 释放能量。在输出端要加由电感器 L_o 和两 C_o 电容组成一个低通滤波器，变压器初级需有 C_1 、 R_1 和 D_1 组成的RCD漏感尖峰吸收电路^[2]。输出回路需有一个整流二极管D。由于其变压器使用有气隙的磁芯，故其铜损较大，变压器温相对较高。并且其输出的纹波电压比较大。但其优点就是电路结构简单，适用于200W以下的电源且多路输出交调特性相对较好^[5]。

第一阶段，开关管导通，原边的励磁电感开始充电，由于电感耦合的作用，此时整流管D阳极的电压为负，

D关断，输出电压由电容C来维持。第二阶段，开关管断开，此时原边的能量耦合到副边（如果没有漏感则全部耦合），副边线圈的电势反向，D开通，电容C充电，此时输出电压由副边线圈来提供。第三阶段，副边线圈泻磁完毕，由励磁电感和开关管漏源两端的寄生电容组成谐振回路，此时D关断，输出电压由电容C来维持。

1.3 频率回扫控制模式原理

中载情况下，系统工作在频率回扫模式。在此模式下，比较器的峰值电流固定，不受反馈电压的影响。每个周期中，MOS管的导通时间固定，通过改变开关频率来调节输出电压，如图3所示。FB反馈电压控制内部振荡器的工作频率，设计当FB从2V下降到1.4V，工作频率设计从130kHz下降到40kHz。

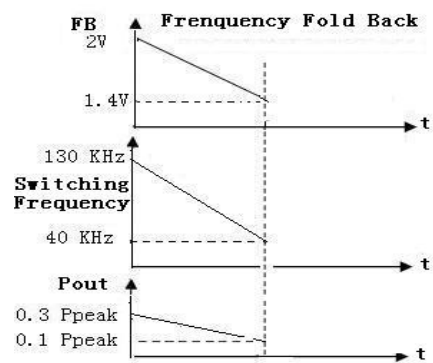


图3 频率回扫模式工作原理

频率回扫模式下，系统进行谷底检测。此时，峰值电流恒定，励磁和去磁阶段的时间不变，谷底信号出现的频率恒定^[1]。为降低工作频率，为内部振荡器的定时电容设置了更高的门限电压。设计仅当电容电压超过该门限值输出跳变信号后，在出现第一个谷底信号时导通MOS管。由于谐振频率远大于开关频率，可以忽略跳变信号出现后到谷底信号出现的时间。

1.4 脉冲模式原理

在小于10%全负载的情况下，控制器工作在脉冲模式。控制原理为迟滞控制，系统间歇性的工作，由一个上下限分别为0.5V与0.7V的迟滞比较器实现。设定系统工作频率为40kHz，峰值电流依然保持恒定。在开关工作时，电感的平均电流值大于负载电流值，多余的电流给输出级的大电容充电，使输出电压升高，反馈电压FB下降。当FB电压下降至0.5V时，比较器输出信号翻转，控制器停止工作，系统进入休眠模式。在休眠模式下，负载电流由输出端的大电容续流，输出电压降低，FB增大。当FB回升至0.7V时，控制逻辑重新开启休眠的模块，控制器重新开始工作。

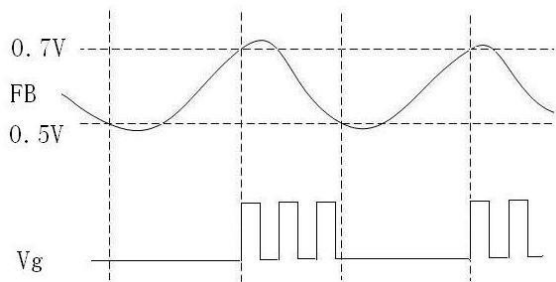


图4 脉冲模式工作原理

脉冲模式控制系统在空载的时候进入休眠模式，从而减小了开关损耗，提高了系统转换效率。反之，如果继续使用频率回扫模式，系统工作频率会继续降低并进入到音频噪声的范围，采用脉冲模式将会有效地避免音频噪声的出现。

1.5 模式切换原理

控制器要求在不同的线电压和负载情况下采用不同的工作模式。因为负载会影响输出电压的大小，而FB信号与输出电压成正比，因此不同的FB电压值反映了不同的负载情况。通过FB引脚电压，控制器可以判断负载的情况，选择所需的工作模式。

在30%—100%全负载的情况下，FB电压对应的范围为2V—4V。芯片内部检测FB引脚的电压，当FB在这一范围时，控制系统进入谐振模式。

在10%—30%全负载的情况下，FB电压对应的范围为1.4V—2V。芯片内部检测FB引脚的电压，当FB在这一范围时，控制系统进入频率回扫模式。

在小于10%全负载的情况下，FB电压小于1.4V。芯片内部检测FB引脚的电压，当FB在这一范围时，控制系统进入频率回扫模式。

2 主要电路模块设计

2.1 欠压锁定模块设计

系统的引脚VDD输入的是系统供电电压。首先需要判断供电电压是否符合要求，即欠压锁定的功能。只有当输入电压处于所要求的电压范围内芯片才能正式开始工作。整个欠压锁定的电路如图5所示。其中UVLO为欠压锁定信号，UVLO为高电位表示欠压锁定，低电位时说明电源供电符合要求。

整个电路的工作原理分析如下。随着供电电压升高，首先产生V₁的电压和PTAT电流源。这个时候，V₂电压还没有产生，因此V₃为高电位，V₅为低电位。当电流产生完毕后，V₂的电位变成低电位。稳定时的V₂电位被设计成1V，作为比较器A₂的输入，与VDD的分压信号进行比较。由于V₂稳定值大于V₁的电压，因此V₃的电位变

成低电位。此时V₅的电压等于VDD的分压值，并被输入比较器A₂的另一输入端。这样的设计保证了只有当V₂的电压稳定后，才开始与VDD分压值进行比较。

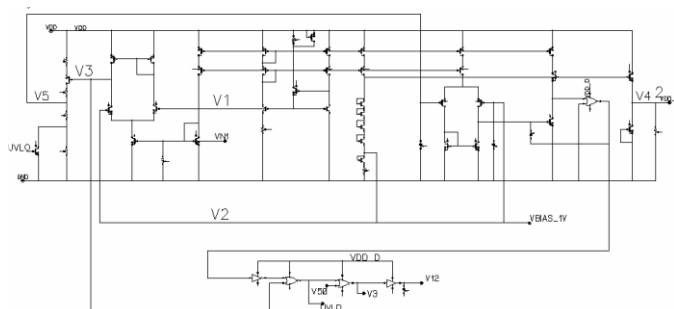


图5 欠压锁定电路

根据系统的要求，设计电源电压VDD在大于13V时开始工作，并且当小于8V时停止工作。这一功能需要迟滞比较器来实现。设计通过VDD调整分压比例来实现迟滞功能。如图5所示，刚上电时，V₅小于V₂，UVLO信号为高电位，因此N₁导通，V₃的电压值为

$$V_3 = \frac{R_3}{R_1 + R_2 + R_3} V_{DD} \quad (1)$$

当V₃的电压值大于V₂后，UVLO信号为低电位，因此N₁关闭。此后，V₅的电压值符合

$$V_5 = \frac{R_3 + R_4}{R_1 + R_2 + R_3 + R_4} V_{DD} \quad (2)$$

由此可以看出通过调整这些电阻的比例就可以实现欠压锁定的所需要的迟滞比较功能。

2.2 REF电压判断电路

由于REF电压为大部分的电路模块供电，因此必须保证系统在REF电压正确产生之后才能开始工作，否则会出现错误。为此设计了REF判断电路，如图6所示。设计采用两个比较器和一个RS触发器来实现迟滞比较功能。图中的REF_OK信号为最后的输出信号，低电位表示5VREF电压符合要求，高电位表示REF电压不正常。从REF电压分压得到的值与基准值进行比较，从而判断是否正常。

REFOK1和REFOK2是上一级REF电压产生电路中通过电阻分压器的REF进行分压得到的分压值。它们分别满足：

$$REFOK1 = \frac{R_4 + R_5}{R_1 + R_2 + R_3 + R_4 + R_5} V_{REF} \quad (3)$$

$$REFOK2 = \frac{R_3 + R_4 + R_5}{R_1 + R_2 + R_3 + R_4 + R_5} VREF \quad (4)$$

设置电阻值可以得到REF电压的两个不同比例分压，其中REFOK2大于REFOK1，这两个值同时与1V的偏置电压进行比较。需要注意的是这个1V电压基准如图5所示，它在UVLO判断时就已经产生，在时序上比REF电压产生的早，因此可以用来与REF电压的分压进行比较。

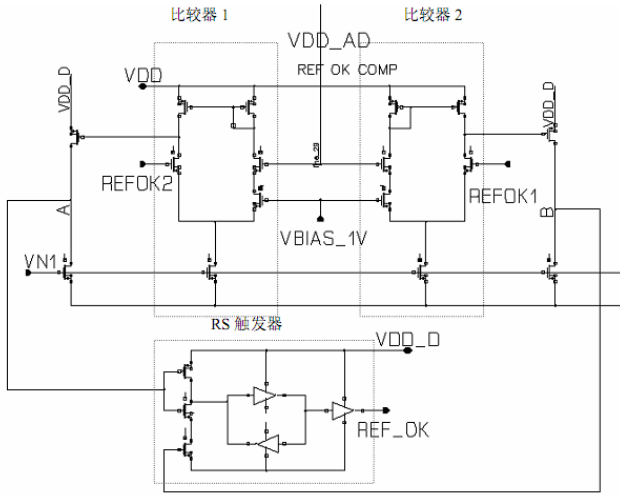


图6 REF电压判断电路

电路的迟滞比较功能实现如下：首先假设刚开始REF5V电压偏低，REFOK1和REFOK2信号都小于1V，REF_OK信号为高位。随着REF电压增大，当REFOK2大于1V，但REFOK1信号仍然小于1V时，由于触发的作用，输出REF_OK仍然为高电位。当REF继续增大，REFOK1大于1V后，REF_OK变成低电位。反之相似，当REF_OK初始为低电位，只有REFOK2小于1V后输出REF_OK才变成高电位^[7]。因此，上升跳变电压为：

$$VREF = \frac{R_1 + R_2 + R_3 + R_4 + R_5}{R_4 + R_5} \quad (5)$$

下降跳变电位为：

$$VREF = \frac{R_1 + R_2 + R_3 + R_4 + R_5}{R_3 + R_4 + R_5} \quad (6)$$

2.3 电流比较器设计

电流比较器是实现电流模式控制的最重要的电路模块，其原理如图7所示。

主要的比较结构是右侧的差分级^[6]。L_PEAK经过分压之后的信号通过电平移位得到COM2信号，1.2V电压通过电平移位得到COM1信号。得到的这两个信号加到

比较器的差分对右侧支路上，通过该支路可得到COM1与COM2的较小值，并进一步与CS的电平移位信号进行比较。其实质是L_PEAK经过分压之后与1.2V比较得到其中的较小值，进一步与CS进行比较。当CS电压大于这个较小值时，COMP_OUT跳变为高电位。这样，电流的峰值就可受到限制，防止出现过功率现象。

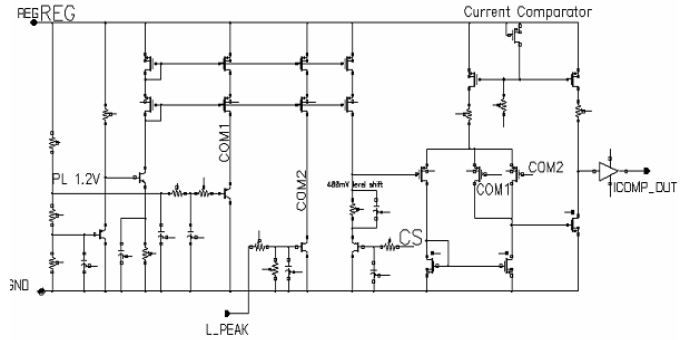


图7 电流比较器电路

3 系统仿真结果与分析

在Cadence仿真环境下，采用BCD150um工艺进行电路设计，系统仿真采用Cadence的Spectre S工具。设置系统供电电压VDD=21V，开关电源的输入电压V_{in}=250V，开关电源输出电压V_{out}=19.6V，重载时负载电流为6.5A，中载时负载电流为6.5A，轻载时负载电流为1.96A，得到下文的仿真结果。

系统工作在准谐振工作模式的仿真结果如图8示。图中，DRAIN代表MOS管漏端电压，GATE为MOS管的驱动电压。FB为反馈电压，CS为反馈电流。从波形上可以看出FB为2.4V左右，因此对应系统工作在准谐振模式，当MOS的漏端电压出现谷底时MOS开始导通。

从仿真结果可以看出，MOS管在第一个谷底出现时导通，因此系统的工作频率与谷底出现频率相同，为50.8kHz。整个波形与预期的信号波形一致，证明设计的电路符合系统的规划。

系统工作在频率回扫模式时的仿真结果如图9示。从仿真结果可以看出，FB在1.7V上下波动，因此系统工作在频率回扫模式。在这种模式下系统的振荡频率由FB决定，频率为68kHz。因为FB电压受输出电压上周期性纹波影响，因此振荡频率存在周期性变化，仿真结果符合预期。

系统工作在脉冲模式时的仿真结果如图10所示，负载电流为1.96A。从仿真结果可以看出当FB大于0.7V时，系统在40Hz的固定频率下开始正常工作；当FB小于0.5V时，系统进入休眠状态。

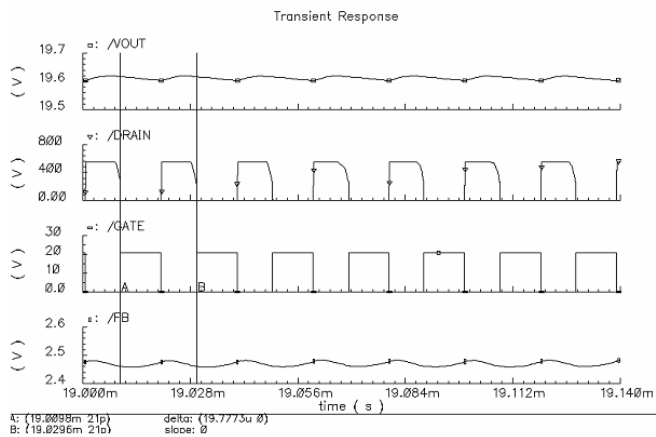


图8 负载6.5A准谐振模式仿真结果

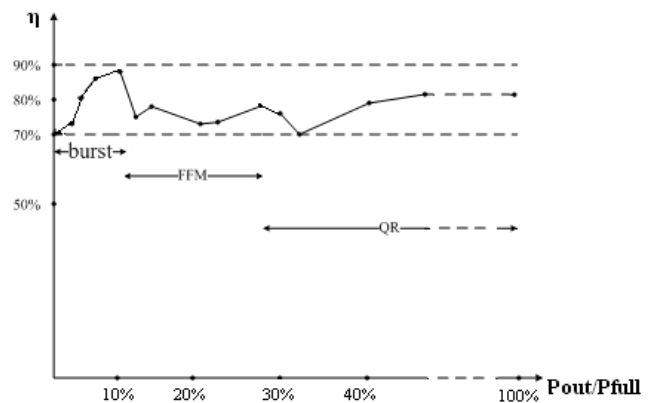


图11 系统转换效率曲线

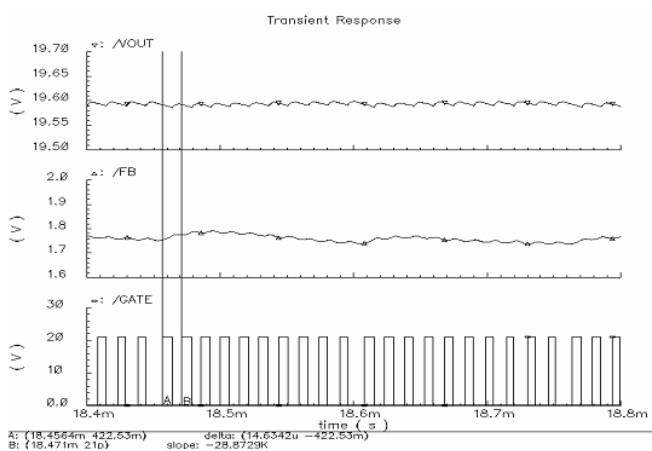


图9 负载3.9A频率回扫模式仿真结果

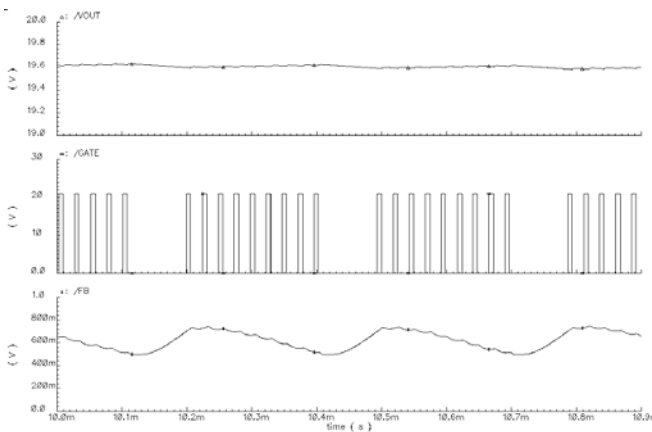


图10 负载1.96A脉冲模式系统仿真结果

系统在各个模式下的转换效率曲线如图11所示，可以看出控制器从空载到满载，转换效率均保持在70%以上，良好的实现了预期的性能要求。

4 总结

本文分析了反激式拓扑开关电源的工作原理，提出了一种多模式准谐振反激式开关电源控制器的设计。其特点是在不同的负载条件下采用相应的工作模式，从而可降低开关损耗，提高转换效率。文章分析了多模式控制策略的工作原理，并给出了主要电路模块的设计方案。最后对系统进行了功能性验证，取得了预期的仿真结果。

参考文献 (Reference):

- [1] 宗强, 吴晓波, 陈海, 郝炳贤, ZVS开关电源中的谷底检测电路设计 [J], 微电子学, 2008年10月: 735-736
- [2] R. W. Erickson, Fundamentals of Power Electronics [M], 2nd ed. Kluwer Academic Publishers, 2001
- [3] L6565 Application Note [J], STMicroelectronics, Nov 2002
- [4] UCC28600 datasheet [M], Texas Instrument, May. 2006
- [5] 圭秦, 王国, 张晓冬, 零电压过渡反激式DC / DC变换器 [J], 电力电子技术, 2000年第4期
- [6] Behzad Razavi, Design of Analog CMOS Integrated Circuits [M], Mc Graw hill
- [7] Phillip E. Allen等, CMOS模拟集成电路设计 [M], 第二版翻译版, 电子工业出版社, 2005年2月

联系方式: 王浩宇, 0571-87987848, 13616520076, haoyu.wang.zju@gmail.com, 杭州市浙江大学超大规模集成电路设计与研究所(玉泉校区老生仪楼四楼), 310027.